

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 05013418
PUBLICATION DATE : 22-01-93

APPLICATION DATE : 04-07-91
APPLICATION NUMBER : 03164161

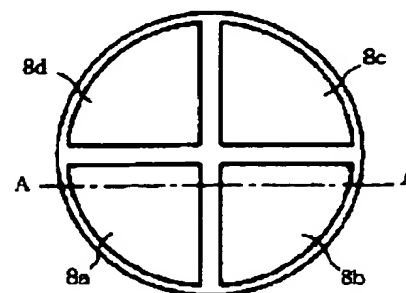
APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : TAKEDA MITSUYOSHI;

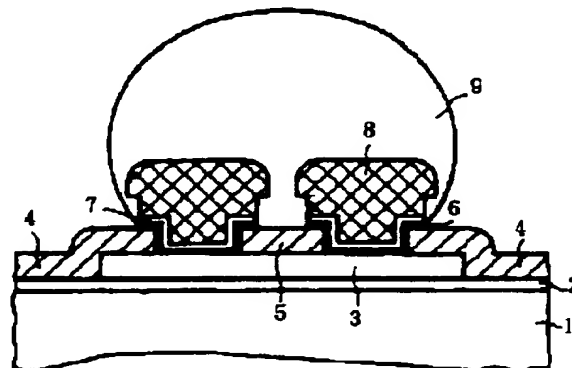
INT.CL. : H01L 21/321

TITLE : SEMICONDUCTOR DEVICE AND
MANUFACTURE THEREOF

(a)



(b)



ABSTRACT : PURPOSE: To prevent the generation of cracks by application of internal stress to the final insulating film on the overlapped part of a Cu plated layer, which constitutes a bump, and the final insulating film.

CONSTITUTION: A second insulating film 5 is formed on the aperture part of the final insulating film 4 located on the bonding part 3 provided through the intermediary of a first insulating film 2 on a semiconductor substrate 1, a plurality of bump-forming parts of the prescribed size are formed. On these divided parts, Cu-plated layers 8 are formed on the respective divided parts through the intermediary of a Cr layer 6 and a Cu layer 7, and a solder layer 9 is formed covering the Cu-plated layers 8 entirely. Accordingly, the stress added to the overlapped part of the individual Cu-plated layer and the final insulating film becomes very small by dividing the bump part, and as a result, the generation of cracks on the final insulating film can be prevented.

COPYRIGHT: (C)1993,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-13418

(43) 公開日 平成 5 年 (1993) 1 月 22 日

(51) Int.Cl.⁵

H 0 1 L 21/321

識別記号

庁内整理番号

F I

技術表示箇所

9168-4M

H 0 1 L 21/92

C

審査請求 未請求 請求項の数 2 (全 7 頁)

(21) 出願番号 特願平3-164161

(22) 出願日 平成 3 年 (1991) 7 月 4 日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目 2 番 3 号

(72) 発明者 福田 浩二

福岡市西区今宿東一丁目 1 番 1 号 福菱セ

ミコンエンジニアリング株式会社内

(72) 発明者 武田 満喜

福岡市西区今宿東一丁目 1 番 1 号 三菱電

機株式会社福岡製作所内

(74) 代理人 弁理士 高田 守 (外 1 名)

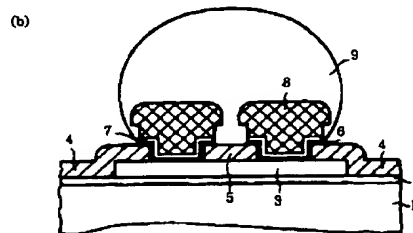
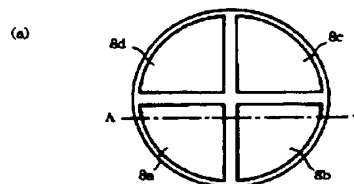
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【目的】 バンプを構成する Cu メッキ層と最終絶縁膜とのオーバーラップ部分で、最終絶縁膜に内部応力が加わることによりクラックが発生するのを防止する。

【構成】 半導体基板 1 上に第 1 絶縁膜 2 を介して設けられたボンディングパッド 3 上の最終絶縁膜 4 の開口部に、第 2 絶縁膜 5 を形成することによって所定の大きさの複数のバンプ形成部分に分割し、これらの分割部分のそれぞれに Cr 層 6、Cu 層 7 を介して Cu メッキ層 8 を形成し、これらの Cu メッキ層 8 の全体を覆うように半田層 9 を形成したことを特徴としている。

【効果】 バンプ内部を分割したことにより、個々の Cu メッキ層と最終絶縁膜とのオーバーラップ部分に加わる応力が極めて小さくなるので、最終絶縁膜へのクラックの発生が防止される。



- | | |
|----------------|-----------|
| 1 シリコン基板 | 6 Cr 層 |
| 2 第 1 絶縁膜 | 7 Cu 層 |
| 3 Al ボンディングパッド | 8 Cu メッキ層 |
| 4 最終絶縁膜 | 9 半田層 |
| 5 第 2 絶縁膜 | |

【特許請求の範囲】

【請求項1】 半導体基板上に第1絶縁膜を介して設けられたボンディングパッド上の最終絶縁膜の開口部に、パンプが形成された半導体装置において、前記パンプ内部を所定以下の大きさの所要形状に分割したことを特徴とする半導体装置。

【請求項2】 半導体基板の第1絶縁膜上にボンディングパッドを形成し、このボンディングパッド上に形成された最終絶縁膜の開口部にパンプを分割するための第2絶縁膜を形成する工程と、前記ボンディングパッド上にパンプを形成するためのCr層とCu層を連続スパッタにより形成する工程と、パンプ形成部の分割部分にCr層とCu層を露出するレジスト工程と、分割部分にCuメッキ層を形成する工程と、このCuメッキ層をマスクにスパッタCr層とスパッタCu層を除去するエッチング工程と、前記Cuメッキ層上に半田層を形成する工程を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置に関し、特に半導体素子のパンプ部の構造を改良した半導体装置およびその製造方法に関するものである。

【0002】

【従来の技術】 半導体装置の電極と外部へのリード線との間を電気的に接続する方法として、細い導線を使用して相互に接続すべき点に接着する従来のワイヤボンディング方式と、半導体装置の電極端部に突起電極（パンプ）を設け直接接着するに充分な接着端を形成し、このパンプに同時に接続するワイヤレスボンディング方式は、例えば特公昭47-3206号公報に記載されている。

【0003】 図8(a)、(b)は従来のこの種の半導体装置の電極部分を示す平面図およびそのヒート線に相当する半導体装置の断面図である。この図において、1はシリコン基板、2はこのシリコン基板1上に形成された第1絶縁膜、3はパンプを形成するための下地金属となるAlボンディングパッド、4は前記Alボンディングパッド3とAl配線（図示せず）を保護する最終絶縁膜（ガラスコート膜）、6は前記Alボンディングパッド3上に形成されたCr層、7はこのCr層6上に形成されたCu層、8はこのCu層7上に電気メッキにより形成されたCuメッキ層、9はこのCuメッキ層8上に形成された半田層であり、これら各層でパンプが形成されている。

【0004】 従来の半導体装置は上記のように構成されており、第1絶縁膜2は、シリコン基板1上に減圧CVDにより数m%のリンを含むSiO₂膜で約0.7μm堆積したものであり、Alボンディングパッド3はスパッタ装置で膜厚約1μmを堆積したもので、パンプを形成するための下地金属であり、最終絶縁膜4は前記

Al配線とAlボンディングパッド3を保護するためのもので、リンを含むSiO₂膜とリンを含まないSiO₂膜の2層構造のCVDによるSiO₂膜が一般的に使われている。Cr層6とCu層7はCr-Cu界面の不純物（O₂など）を少なくするため、同一のスパッタ装置で連続して堆積しており、Cr層6は膜厚約0.1μm堆積したもので、Alボンディングパッド3とCu層7との密着性を強くするためであり、Cu層7は膜厚数μm堆積したもので、Cuメッキ層8を電解メッキ法で形成する際の電極（カソード）となるものであり、Cuメッキ層8は半田層9との濡れ性が良いために用いられており、膜厚数十μmであり、半田層9はプリント基板とフェースダウンボンディングにより接着する。パンプ径は約200μmであり、パンプの高さは数μmである。

【0005】 次に、従来のパンプ形成工程を図9、図10について説明する。図9(a)では、第1絶縁膜2として減圧CVDにより膜厚約0.7μmのSiO₂膜をデポした後、スパッタ装置でAlボンディングパッド3を約1μmの膜厚に形成し、さらにその上にCVD法により最終絶縁膜4を形成したものを示し、図9(b)では写真製版でパンプを形成する部分の穴開け後を示し、図9(c)では、膜厚約0.1μmのCr層6と膜厚約1.0μmのCu層7をスパッタ装置でウエハ全面に堆積した後を示し、図10(a)では、パンプ形成部以外はレジスト10で覆い、パンプ形成部に電解メッキにより膜厚約15μmのCuメッキ層8の形成後を示し、図10(b)では、レジスト10を除去後、Cr層6とCu層7のエッチング後を示し、図10(c)では、Cuメッキ層8上に半田層9を形成し、パンプ形成完了後を示す。

【0006】

【発明が解決しようとする課題】 上記のように形成された従来のパンプ構造をもつ半導体装置では、Cuメッキ層8を形成する際に、Cuメッキ層8と最終絶縁膜4とオーバーラップする部分で、最終絶縁膜4に内部応力が加わり、図11のようにクラック11が発生するという問題点があった。

【0007】 上記のように、Cuメッキ層8と最終絶縁膜4とオーバーラップする部分で、最終絶縁膜4にクラック11が入るメカニズムを解決するため、発明者らは、クラック11が入る発生原因について、パンプ径と最終絶縁膜4のクラック発生率との関係を調査した。このパンプ径と最終絶縁膜4のクラック発生率との関係を図12に示す。

【0008】 図12からわかるように、パンプ径を大きくすると、クラック11の発生率が高くなり、パンプ径がφ100μm以下ではクラック発生率が極めて小さくなるのがわかった。

【0009】 半導体装置において、最終絶縁膜4にクラ

3

ック11が入るメカニズムは次のように考えられる。すなわち、電解メッキ法によりCuメッキ層8を形成する場合、硫酸銅液中のCu原子がバンプ形成部分に移動し、Cuメッキ層8が形成される。この際、Cuメッキ層8の形成部周辺の最終絶縁膜4にCu原子の移動に伴うCuメッキ層8の収縮力が加わるためであり、その収縮率がバンプ径に比例しているものと考えられる。

【0010】本発明は、上記のような問題点を解消するためになされたもので、最終絶縁膜にクラックが入らない半導体装置およびその製造方法を得ることを目的としている。

【0011】

【課題を解決するための手段】本発明に係る請求項1に記載の半導体装置は、ボンディングパッド上のバンプ内部を所定以下の大きさの所要形状に分割したものである。

【0012】また、請求項2に記載の半導体装置の製造方法は、半導体基板上に絶縁膜を形成し、その上にボンディングパッドを形成し、このボンディングパッド上にバンプを分割するための絶縁膜を形成し、この上にCr層、Cu層を連続して形成し、さらにその上にCuメッキ層、半田層を形成し、バンプを形成するものである。

【0013】

【作用】本発明の請求項1においては、バンプ内部を分割したことにより、最終絶縁膜に加わる内部応力を緩和し、クラックの発生を抑制する。

【0014】また、請求項2においては、半導体基板上のボンディングパッド上に最終絶縁膜を形成し、その開口部上にバンプが分割されるように第2絶縁膜を形成し、その分割部分のそれぞれにCuメッキ層を形成してバンプを形成することから、バンプ内部ではボンディングパッド上に形成されるCuメッキ層が分割された状態で形成される。

【0015】

【実施例】以下、本発明の一実施例を図面に基いて説明する。図1(a)、(b)は本発明の半導体装置の電極部分の半田層を除いた平面図およびそのA-A線に相当する半導体装置の断面図である。図1に示すように、1〜4は上記従来装置と全く同一のものである。5はバンプを形成するための下地金属であるAlボンディングパッド3上にバンプ内部を4分割にし、それぞれの分割部分の大きさを100μm程度以下とするための幅約40μmの第2絶縁膜、6は前記Alボンディングパッド3上および約5μm程度のオーバーラップ部分をもって第2絶縁膜5および最終絶縁膜4上に形成されたCr層、7はこのCr層6上に形成されたCu層であり、8(8a〜8d)は4分割部分でそれぞれが成長したCuメッキ層であり、9はこのCuメッキ層8上に形成された半田層である。

【0016】次に、図1のバンプ形成工程を図2、図

4

3、図4について説明する。図2(a)は、図9(a)と同様にして第1絶縁膜2として膜厚約0.7μmのSiO₂膜をデポした後、Alボンディングパッド3、最終絶縁膜4を形成した状態を示し、図2(b)は最終絶縁膜4をパターンニングして、その開口部に写真製版でバンプを形成する部分を幅約35μmの第2絶縁膜5を形成することによって内部分割し、それぞれの分割部分の大きさを100μm程度以下とした状態を示し、図2(c)は、膜厚約0.1μmのCr層6と膜厚約1.0μmのCu層7をスパッタ装置で連続して堆積した後を示し、図3(a)はバンプを形成する内部の4分割された部分にCr層6、Cu層7が露出するようにレジスト108で覆った後を示す。また、図3(b)は、電解メッキにより膜厚約15μmのCuメッキ層8(8a〜8d)を形成した後を示し、図3(c)はレジスト除去後の、図4(a)はさらにCuメッキ層8をマスクにスパッタで形成されたCu層7をエッチングで除去した状態を示し、さらに図4(b)ははんだ槽にウエハを浸漬し、Cuメッキ層8上に半田層9を形成してバンプを形成した状態を示す。

【0017】上記のように構成された半導体装置においては、第2絶縁膜5でバンプ内部を4分割し、それぞれの分割部分の大きさを100μm程度以下とすることにより、Cuメッキ層8が成長する際に、4分割された部分のCuメッキ層8が互いに接触せずに成長するため最終絶縁膜4に加わるストレスを従来の構造に比べ、極めて低く抑えることができ、したがって、最終絶縁膜4のクラック11の発生を防止することができる。

【0018】なお、上記図1の実施例では、バンプ内部を4分割し、それぞれの分割部分の大きさを100μm程度以下としているが、本実施例では、バンプ内部の分割部分の大きさを100μm程度以下とするように小分割(例えば8分割、16分割など)にしても同様の効果が期待できる。

【0019】図5(a)、(b)は、バンプ内部を8分割にした実施例を示す図で、図1(a)、(b)と同様な図であり、また、図6(a)、(b)は六角形などの多角形を粗密に配列分割した構造を示す実施例であり、図7(a)、(b)はドーナツ状に配列分割した構造を示す図であり、いずれも図1の実施例と同様な効果が期待できる。なお、図5(b)、図6(b)、図7(b)はそれぞれ図5(a)、図6(a)、図7(a)のB-B線、C-C線、D-D線に相当する半導体装置の断面図である。

【0020】

【発明の効果】以上説明したように、本発明による請求項1に記載の半導体装置は、Cuメッキ層を分割してその分割部分をそれぞれ100μm程度以下に形成しているので、Cuメッキ層による最終絶縁膜への内部応力を緩和し、クラックの発生を抑制する効果がある。

【0021】また、請求項2に記載の半導体装置の製造方法は、半導体基板上のボンディングパッド上に開口された最終絶縁膜の開口部に第2絶縁膜を形成して所定の大きさのバンパが形成されるように所要形状に、かつ所要数に分割し、これらの分割部分のそれぞれにCuメッキ層を形成し、その分割されて形成されたCuメッキ層の全体を覆うように半田層を形成してバンパを形成するので、各Cuメッキ層による最終絶縁膜への内部応力は極めて小さくなり最終絶縁膜へのクラックの発生を防止することができる。

【図面の簡単な説明】

【図1】本発明の一実施例である半導体装置の要部を示す図である。

【図2】本発明のバンパの形成工程を示す断面図である。

【図3】図2に引き続く工程を示す断面図である。

【図4】図3に引き続く工程を示す断面図である。

【図5】本発明の他の実施例の要部を示す図である。

【図6】本発明のさらに他の実施例の要部を示す図である。

【図7】本発明のさらに他の実施例の要部を示す図である。

【図8】従来の半導体装置の要部を示す図である。

【図9】従来の製造工程を示す断面図である。

【図10】図8に引き続く工程を示す断面図である。

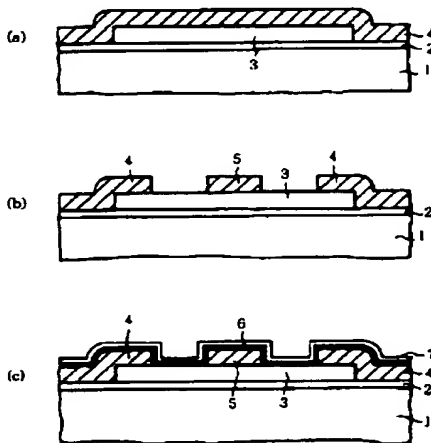
【図11】従来の半導体装置の問題点を示す断面図である。

【図12】バンパ径と最終絶縁膜へのクラック発生率との関係を示す図である。

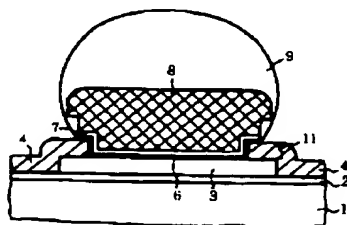
10 【符号の説明】

- 1 シリコン基板
- 2 第1絶縁膜
- 3 A1ボンディングパッド
- 4 最終絶縁膜
- 5 第2絶縁膜
- 6 Cr層
- 7 Cu層
- 8 Cuメッキ層
- 9 半田層
- 10 レジスト

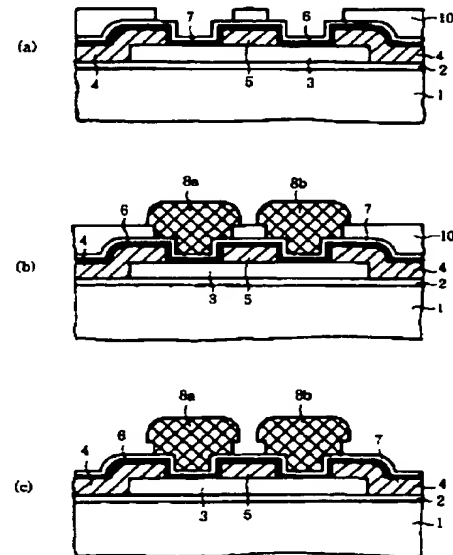
【図2】



【図11】



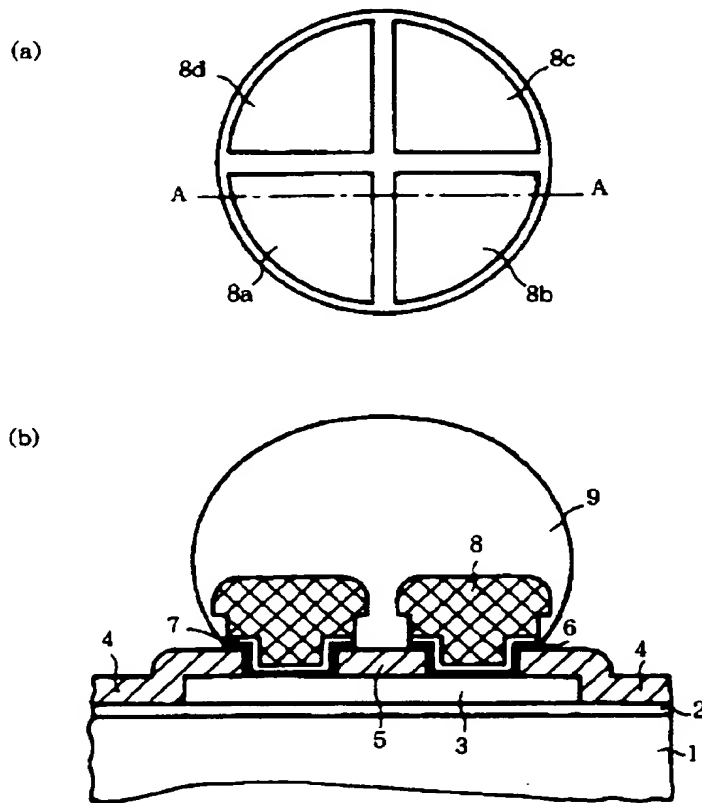
【図3】



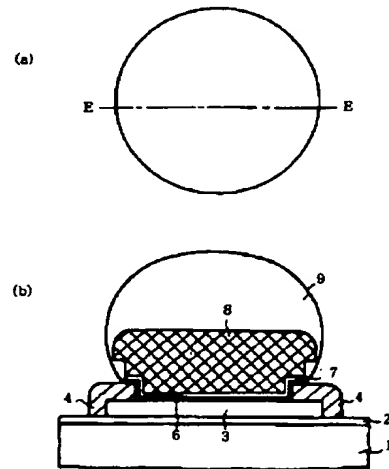
(5)

特開平5-13418

【図1】

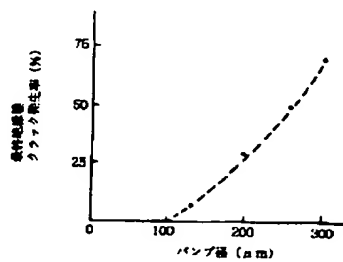


【図8】



- | | |
|---------------|----------|
| 1 シリコン基板 | 6 Sn層 |
| 2 第1絶縁膜 | 7 Cu層 |
| 3 Alボンディングパッド | 8 Cuメッキ層 |
| 4 最終絶縁膜 | 9 半田層 |
| 5 第2絶縁膜 | |

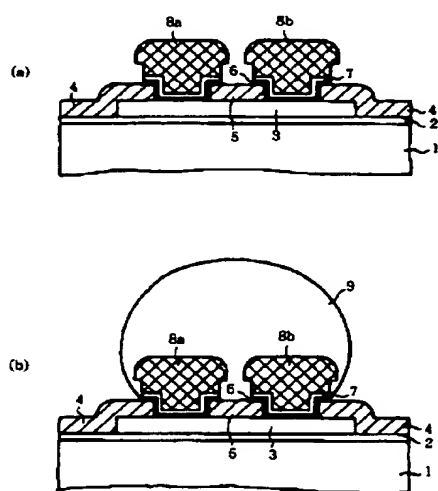
【図12】



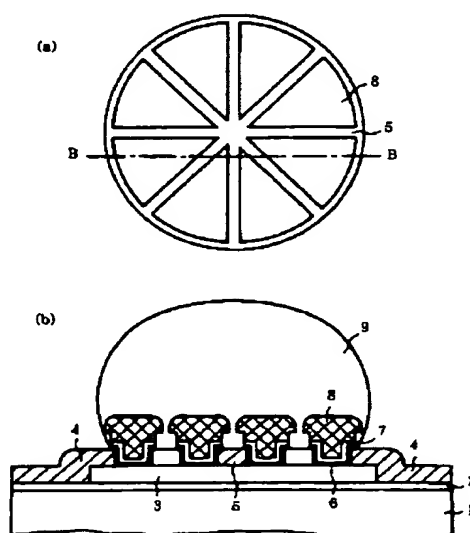
(6)

特開平5-13418

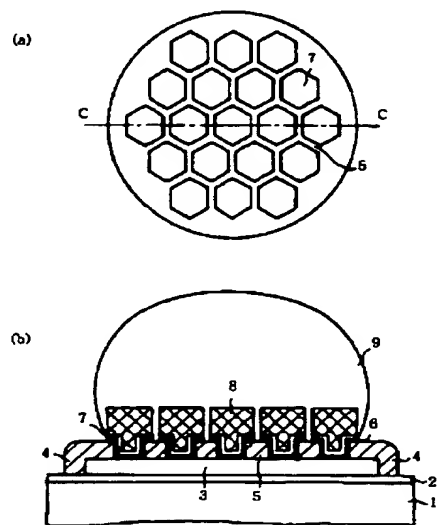
【図4】



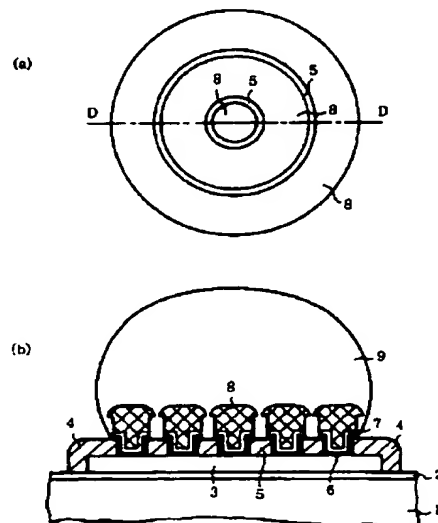
【図5】



【図6】



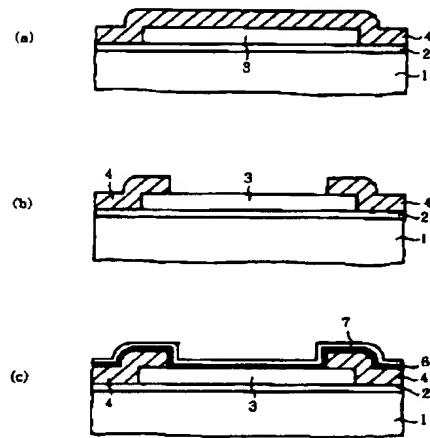
【図7】



(7)

特開平5-13418

【図9】



【図10】

